

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-003836

(43)Date of publication of application : 06.01.1999

(51)Int.Cl.

H01G 4/30
H01F 27/29
// H05K 3/46

(21)Application number : 09-153843

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 11.06.1997

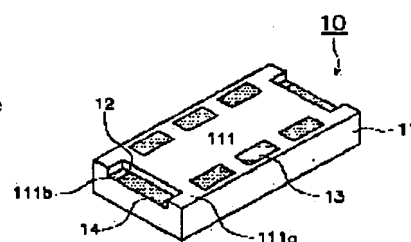
(72)Inventor : SAKAI NORIO

(54) LAMINATED ELECTRONIC PART

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a laminated electronic part that is low profile when a metal case is mounted, and has disposition pitches of an external electrode and a ground electrode which can be made narrow.

SOLUTION: A laminated electrode part 10 has a rectangular parallelepiped-shaped laminate 11 constituted by laminating a plurality of insulation sheets with circuit elements put inside. By providing steps 12 to a plurality of positions of a rear surface 111 of the laminate 11, a first surface 111a and a plurality of second surfaces 111b recessed compared with the first surface 111a are formed. And a plurality of external electrodes 13 are formed on the first surface 111a, and one ground electrode 14 is formed on each of the second surfaces 111b.



LEGAL STATUS

[Date of request for examination]

31.08.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 1 1 - 3 8 3 6

(43) 公開日 平成11年(1999)1月6日

(51) Int. Cl. ⁶
H 0 1 G 4/30 識別記号 3 0 1
H 0 1 F 27/29
// H 0 5 K 3/46

F I
H 0 1 G 4/30 3 0 1 B
H 0 5 K 3/46 H
H 0 1 F 15/10 C

審査請求 未請求 請求項の数 1

O L

(全 5 頁)

(21) 出願番号 特願平9-153843

(22) 出願日 平成9年(1997)6月11日

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 酒井 範夫

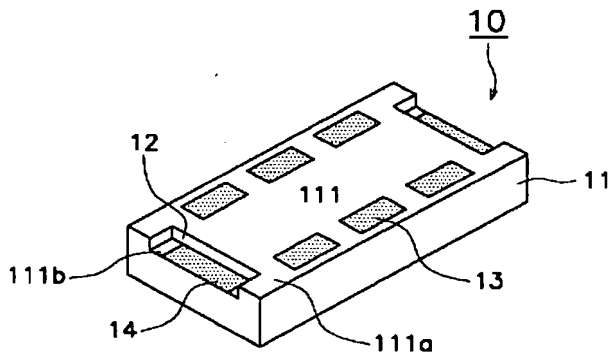
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(54) 【発明の名称】 積層電子部品

(57) 【要約】

【課題】 外部電極及びグランド電極の配置ピッチを細かくできるとともに、金属ケースを取り付ける際にも低背化が可能な積層電子部品を提供する。

【解決手段】 積層電子部品 1 0 は、回路要素（図示せず）を内部に介在させた状態で複数の絶縁性シートが積層されてなる直方体状の積層体 1 1 を有する。積層体 1 1 の裏面 1 1 1 の複数か所に、段差 1 2 を設けることにより、第 1 の面 1 1 1 a とその第 1 の面 1 1 1 a に比べて凹んでいる複数の第 2 の面 1 1 1 b を形成する。そして、第 1 の面 1 1 1 a 上には、複数の外部電極 1 3 が形成され、複数の第 2 の面 1 1 1 b 上には、それぞれ 1 つずつのグランド電極 1 4 が形成される。



【特許請求の範囲】

【請求項 1】 内部に回路要素を介在させた状態で複数の絶縁性シートを積層して、相対する主面と該主面間を連結する側面からなる略直方体状の積層体を構成し、該積層体の一方主面に、前記回路要素に電氣的に接続された複数の外部電極及びグランド電極を備える積層電子部品において、

前記積層体の一方主面に、少なくとも 1 つの段差を設けることにより、第 1 の面と該第 1 の面に比べて凹んでいる第 2 の面とを形成し、前記第 1 の面に前記外部電極が設けられ、前記第 2 の面に前記グランド電極が設けられることを特徴とする積層電子部品。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】本発明は、回路要素を内部に配置した積層電子部品に関し、特に、積層電子部品のグランド電極の構造の改良に関する。

【0002】

【従来の技術】図 8 に、従来の積層電子部品の斜視図を示す。例えば、積層コンデンサ、積層インダクタ、多層回路基板、多層複合電子部品で代表される積層電子部品 50 は、内部に内部配線パターン（図示せず）が形成される略直方体状の積層体 51 を有し、その積層体 51 の裏面 511 には外部電極 52、グランド電極 53 が形成される。そして、図示していないが、積層体 51 の表面には IC チップ、チップコンデンサなどの電子部品が搭載される。また、図 9 に示すように、金属ケース付き積層電子部品 60 の場合には、グランド電極 53 は、輻射低減やシールド強化のために、積層電子部品 50 の表面に被せられる金属ケース 54 とはんだ 55 にて接続される。なお、金属ケース 54 の側面の端部 54a は、はんだ 55 にてグランド電極 53 と接続しやすいように、積層電子部品 50 の裏面で内側に折り曲げられる。

【0003】

【発明が解決しようとする課題】しかしながら、上記の従来の積層電子部品においては、積層電子部品を回路基板上に実装する際に、積層電子部品の裏面上の外部電極と回路基板上の回路パターンとを接続するはんだと、積層電子部品の裏面上のグランド電極と回路基板上のグランドパターンとを接続するはんだとが存在するため、はんだの量が過剰になると、それらのはんだが積層電子部品の外部電極及びグランド電極の周囲に広がる。したがって、外部電極とグランド電極とが短絡する危険性があり、外部電極及びグランド電極の配置ピッチを小さくすることが困難であるという問題があった。

【0004】また、金属ケースを取り付ける際に、金属ケースの側面の端部を積層電子部品の裏面に内側に折り曲げるため、金属ケースの折り曲げ部及び金属ケースとグランド電極とを接続するはんだの厚み（図 9 中の t）で積層電子部品の低背化が困難であるという問題も

あった。

【0005】本発明は、このような問題点を解消するためになされたものであり、外部電極及びグランド電極の配置ピッチを細かくできるとともに、金属ケースを取り付ける際にも低背化が可能な積層電子部品を提供することを目的とする。

【0006】

【課題を解決するための手段】上述する問題点を解決するため本発明の積層電子部品は、内部に回路要素を介在させた状態で複数の絶縁性シートを積層して、相対する主面と該主面間を連結する側面からなる略直方体状の積層体を構成し、該積層体の一方主面に、前記回路要素に電氣的に接続された複数の外部電極及びグランド電極を備える積層電子部品において、前記積層体の一方主面に、少なくとも 1 つの段差を設けることにより、第 1 の面と該第 1 の面に比べて凹んでいる第 2 の面とを形成し、前記第 1 の面に前記外部電極が設けられ、前記第 2 の面に前記グランド電極が設けられることを特徴とする。

【0007】本発明の積層電子部品によれば、段差により形成される第 2 の面が凹んでいるため、積層電子部品を回路基板上に実装する際に、積層電子部品の第 2 の面に形成されるグランド電極と回路基板上のグランドパターンとを接続するはんだが、グランド電極が形成される第 2 の面から外部電極が形成される第 1 の面へ広がらないため、グランド電極と外部電極とが短絡する危険性がない。

【0008】また、積層電子部品を構成している積層体の一方主面に、第 1 の面に比べて凹んでいる第 2 の面を形成し、その第 2 の面上に、グランド電極を設けているため、金属ケース付き積層電子部品の場合には、金属ケースの側面の端部が第 2 の面上に設けられるグランド電極と接続される。したがって、金属ケースの側面の端部が積層電子部品の一方主面から飛び出さない。

【0009】

【実施例】以下、図面を参照して本発明の実施例を説明する。図 1 に、本発明に係る積層電子部品の一実施例の斜視図を示す。積層電子部品 10 は、図示したチップ状の形態で適宜の回路基板上に実装されるが、図 1 では、積層電子部品 10 の裏面、すなわち回路基板側に向けられる面を上方に向けた状態で、図示されている。

【0010】積層電子部品 10 は、回路要素（図示せず）を内部に介在させた状態で複数の絶縁性シートが積層されてなる略直方体状の積層体 11 を有する。積層体 11 の一方主面、すなわち積層体 11 の裏面 111 の複数の所に、段差 12 を設けることにより、第 1 の面 111a とその第 1 の面 111a に比べて凹んでいる複数の第 2 の面 111b を形成する。そして、第 1 の面 111a 上には、複数の外部電極 13 が形成され、複数の第 2 の面 111b 上には、それぞれ 1 つずつのグランド電極

10

20

30

40

50

14が形成される。段差12の形状は、円形、角形、あるいはそれらを組合わせた形のいずれでもよい。また、段差12の高さは、金属ケース（図示せず）の厚みより高く0.01~0.3mm程度である。

【0011】上述したような積層電子部品10を得るため、図2に示すようなマザー積層体15が用意される。そして、マザー積層体15において、切断線16で区切られた部分が個々の積層電子部品10となる。なお、図2では、外部電極13及びグランド電極14は省略されている。

【0012】図3及び図4にプレス前後のマザー積層体15の断面図を示す。まず、図3に示すように、ドクターブレード法などにより、シート形成を行い、マザー積層体15を構成するセラミックグリーンシート17a~17eを得る。そして、セラミックグリーンシート17b~17dには、シートの厚み方向の電気的導通を可能とするため、シートを貫通するビアホール18がパンチング等により形成される。

【0013】次いで、セラミックグリーンシート17b、17cには、回路要素（図示せず）となるべき導電膜19あるいは抵抗膜20を構成する導電材が、セラミックグリーンシート17dには、外部電極（図示せず）あるいはグランド電極14を構成する導電材がそれぞれ印刷される。この際、ビアホール18に、導電膜19、抵抗膜20、外部電極あるいはグランド電極14を構成する導電材が充填され、シートの厚み方向の電気的導通が可能となる。そして、最下層のセラミックグリーンシート17eの段差部となる部分21は、段差12を設けるためにパンチング等により取り除かれる。

【0014】次いで、セラミックグリーンシート17a~17eが積み重ねられ、プレスされる。これによって、図4に示すようなマザー積層体15が得られる。なお、図5に示すように、外部電極13及びグランド電極14は、個々の積層電子部品10が独立するように分離したパターンとして印刷されているため、互いに他のものに対して電気的に独立している。

【0015】次いで、はんだ付性の確保とはんだ食われ防止のため、外部電極13及びグランド電極14には、Ni/Au、Ni/Sn等がめっき成膜される。次いで、図5に示すように、マザー積層体15には、切断線16（図2）に沿って、マザー積層体15の裏面と表面とに、互いに対向してそれぞれブレイク用スリット22、23が設けられる。なお、ブレイク用スリット22、23は、いずれか一方が省略されてもよい。

【0016】次いで、マザー積層体15は、外部電極13及びグランド電極14、並びに回路要素（図示せず）となるべき導電膜19あるいは抵抗膜20とともに、一体焼成される。なお、外部電極13及びグランド電極14は、回路要素（図示せず）となるべき導電膜19あるいは抵抗膜20と同時にマザー絶縁性シートに印刷し、

マザー積層体15とともに一体焼成するのが一般的であるが、マザー積層体15を焼成した後に、外部電極13及びグランド電極14を印刷し、焼き付けてもよい。

【0017】その後、必要に応じて、マザー積層体15の表面に導電膜あるいは抵抗膜（図示せず）が形成され、そして、その上に、保護膜（図示せず）が形成される。次いで、良品と判断された積層電子部品10の表面112（図1）上には、必要に応じて、複合化のための他の電子部品（図示せず）が実装される。

10 【0018】上述の実施例では、ここまで述べた工程が、マザー積層体15の状態で能率的に行うことができる。なお、積層電子部品10の出荷はこの段階で行ってもよい。

【0019】次いで、機械的に独立した複数の積層電子部品10を得るため、マザー積層体15は、切断線16（図2）に沿って形成されたブレイク用スリット22、23を利用して、完全に分割される。このようにして、図1に示した積層電子部品10が得られる。

20 【0020】そして、積層電子部品10は、図示しないが、回路基板上に実装され、積層電子部品10の外部電極13と回路基板上の回路パターン、積層電子部品10のグランド電極14と回路基板上のグランドパターンとははんだにより接続される。

【0021】この際、グランド電極14を形成する第2の面111bが、外部電極13を形成する第1の面111aに比べて凹んでいるため、積層電子部品10を回路基板上に実装する際に、第2の面111b上のグランド電極14と回路基板上のグランドパターンとを接続するはんだが、第2の面111bから第1の面111aへ広がらない。したがって、外部電極13とグランド電極14とが短絡する危険性がないため、外部電極13及びグランド電極14の配置ピッチを細かくでき、積層電子部品10の小型化が可能となる。

【0022】図6に、このようにして得られた積層電子部品10の表面に金属ケースを被せた場合の金属ケース付き積層電子部品の断面図を示す。金属ケース付き積層電子部品30において、積層電子部品10に被せられた金属ケース24は、その側面の端部24aを積層電子部品10に形成されたグランド電極14とはんだ25により接続することにより、積層電子部品10と固定される。

【0023】この際、積層電子部品10が、第1の面111aに比べて凹ませて形成した第2の面111b上に、グランド電極14を備えているため、金属ケース付き積層電子部品30のように、金属ケース24の側面の端部24aを、第2の面111b上に設けられたグランド電極14と接続させても、金属ケース24の側面の端部24aが積層電子部品10の一方主面から飛び出さない。したがって、金属ケース付き積層電子部品30において低背化が可能となる。

【0024】図7に、別の金属ケース付き積層電子部品を示す断面図を示す。金属ケース付き積層電子部品30aのように、金属ケース26の側面の端部26aが積層電子部品10の段部12の方向に折り曲げられ、金属ケース26の側面の端部26aとグランド電極14とがはんだ27を介して接続されると、金属ケース26の側面の端部26aとグランド電極14とがより強固な接続となる。

【0025】

【発明の効果】本発明の積層電子部品によれば、積層電子部品を構成している積層体の一方主面に段差を設け、外部電極が形成される第1の面と、その第1の面に比べて凹んでいるとともに、グランド電極が形成される第2の面とを形成しているため、積層電子部品を回路基板上に実装する際に、第2の面上のグランド電極と回路基板上のグランドパターンを接続するはんだが、グランド電極が形成される第2の面から外部電極が形成される第1の面へ広がらない。したがって、グランド電極と外部電極とが短絡する危険性がないため、外部電極及びグランド電極の配置ピッチを細かくでき、積層電子部品の小型化が可能となる。

【0026】また、積層電子部品に金属ケースを取り付けて金属ケース付き積層電子部品にする際には、第1の面に比べて凹ませて形成した第2の面上に、グランド電極を設けているため、金属ケースの側面の端部を、第2の面上に設けられたグランド電極と接続させても、金属ケースの側面の端部が積層電子部品の一方主面から飛び出さない。したがって、金属ケース付き積層電子部品において低背化が可能となる。

【0027】さらに、金属ケース付き積層電子部品においても、金属ケースの側面の端部と、第2の面上に設けられたグランド電極とを接続するはんだが、グランド電

極が形成される第2の面から外部電極が形成される第1の面へ広がらないため、グランド電極と外部電極との短絡を防止することができる。

【図面の簡単な説明】

【図1】本発明に係る積層電子部品の一実施例を示す斜視図である。

【図2】図1に示した積層電子部品を得るために準備されるマザー積層体を示す斜視図である。

【図3】図2に示したマザー積層体のプレス前を示す断面図である。

【図4】図2に示したマザー積層体のプレス後を示す断面図である。

【図5】図2に示したマザー積層体を示す拡大斜視図である。

【図6】金属ケース付き積層電子部品を示す断面図である。

【図7】別の金属ケース付き積層電子部品を示す断面図である。

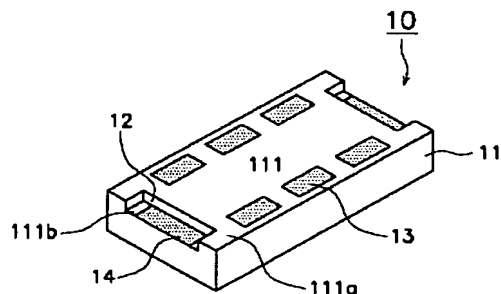
【図8】従来の積層電子部品を示す斜視図である。

【図9】従来の金属ケース付き積層電子部品を示す断面図である。

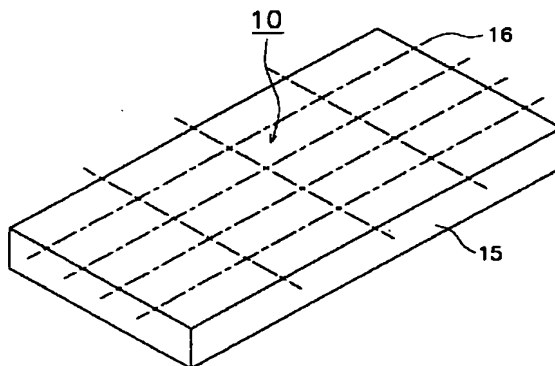
【符号の説明】

- | | |
|---------|--------|
| 10 | 積層電子部品 |
| 11 | 積層体 |
| 111 | 一方主面 |
| 111a | 第1の面 |
| 111b | 第2の面 |
| 12 | 段差 |
| 13 | 外部電極 |
| 14 | グランド電極 |
| 17a～17e | 絶縁性シート |

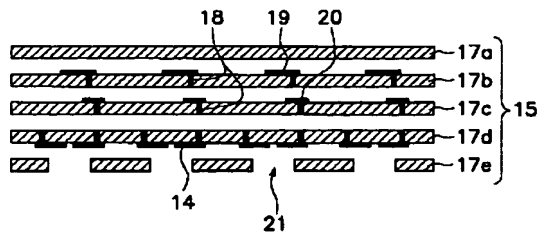
【図1】



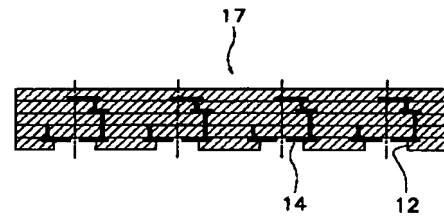
【図2】



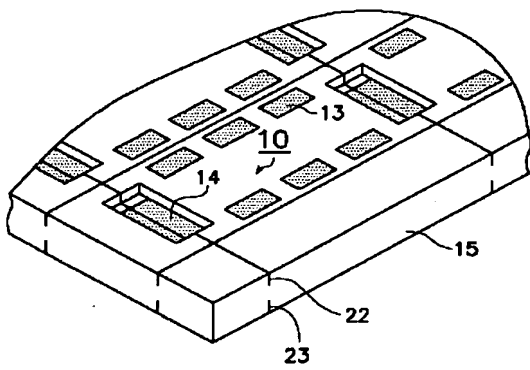
【図 3】



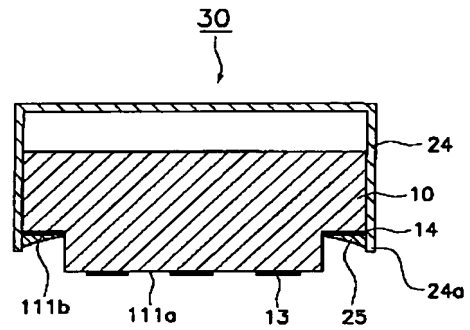
【図 4】



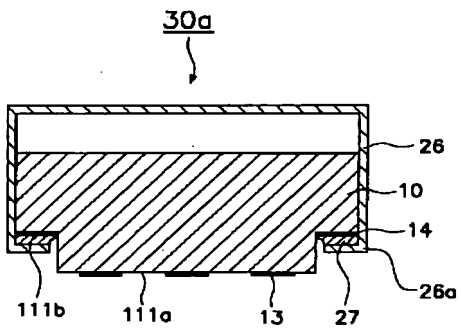
【図 5】



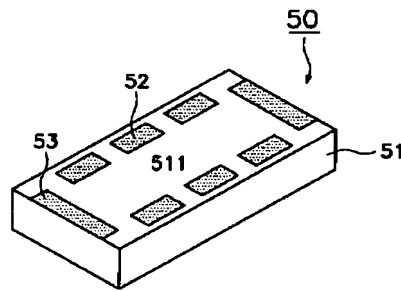
【図 6】



【図 7】



【図 8】



【図 9】

